



Особине А-
прилагодног
кола

, 4 јун 2005 г.

Садржај

1	Опште карактеристике	3
1.1	Преконапонска заштита:	3
2	Карактеристике на излазном порту	3
3	Карактеристике на улазном порту	5
3.1	Максимални улазни цитер	5
3.2	Повратни губици на улазном порту	6
3.3	Уземљавање спољашњем проводника (шилда)	6
4	Организација мултуфлекса	6
4.1	Дужина рама	6
4.2	Организација бита на позицијама 1,..., 8 унутар рама	6
4.3	Опис CRC-4 процедуре на бит позицији 1 РСМ рама (према ITU-T G.704, §2.3.3)	7
4.3.1	Опис CRC-4 мултирама	8
4.3.2	Употреба бита 1 у раму	8
4.3.3	CRC	9
5	Синхронизација рама и CRC-4 процедура	10
5.1	Губитак и повратак синхронизације рама	10
5.1.1	Губитак синхронизације рама (према ITU-T G.706, §4.1.1.)	10
5.1.2	Стратегија за повратак синхронизације рама (према ITU-T G.706, §4.1.2.)	10
5.2	CRC-4 мултирама синхронизација коришћењем бита 1 (према ITU-T G.706, §4.2.)	11
5.2.1	Рад са опремом која не подржава CRC-4 процедуру (према ITU-T G.706, Annex B)	11
6	Структура рама са каналима различитих брзина при брзини мултифлекса од 2048Kbit/s	13
6.1	Интерфејс са 64Kbit/s каналима	13
6.1.1	Структура рама (према ITU-T G.704, §5.1.)	13
6.1.2	Сигнализација	13
6.1.3	CCS сигнализација	13
6.1.4	CAS сигнализација	13
6.2	Интерфејс са n x 64Kbit/s каналима (према ITU-T G.704, §5.2.)	14
6.2.1	Организација канала 0	14
6.2.2	Организација канала 16	14
6.2.3	Организација осталих канала	14

6.3	Интерфејс са једним или више $n \times 64\text{Kbit/s}$ сигналама на страни мулти-плексног сигнала	14
6.3.1	Организација канала 0	14
6.3.2	Организација канала 16	14
6.3.3	Организација осталих канала	15
7	Губитак и успостављање поравнања мултирама у случају CAS сигнали-зације	15

Списак слика

1	Облик импулса на А-интерфејсу	4
2	Доња граница максималног jitter-а и wander-а на улазном порту	5
3	Генерисање CRC-4 бита	9
4	Modifikovani algoritam CRC-4 sinhronizacije	12
5	Организација рама са једним $n \times 64\text{Kbit/s}$ сигналом	14
6	Организација рама са једним или више $n \times 64\text{Kbit/s}$ сигнала	15

Списак табела

1	Карактеристике излазног порта	3
2	Параметри доње границе максималног уттера на улазном порту	5
3	Повратни губици на улазном порту	6
4	Организација бита 1, ..., 8 РСМ рама	6
5	CRC-4 мултирам	8
6	Алокација бита канала 16	13

1 Опште карактеристике

Бит рате: 2048 kbit/s \pm 50 ppm (према ITU-T G.703, §6.1) Code: High density bipolar of order 3 (HDB3) (према ITU-T G.703, §6.1)

1.1 Преконапонска заштита:

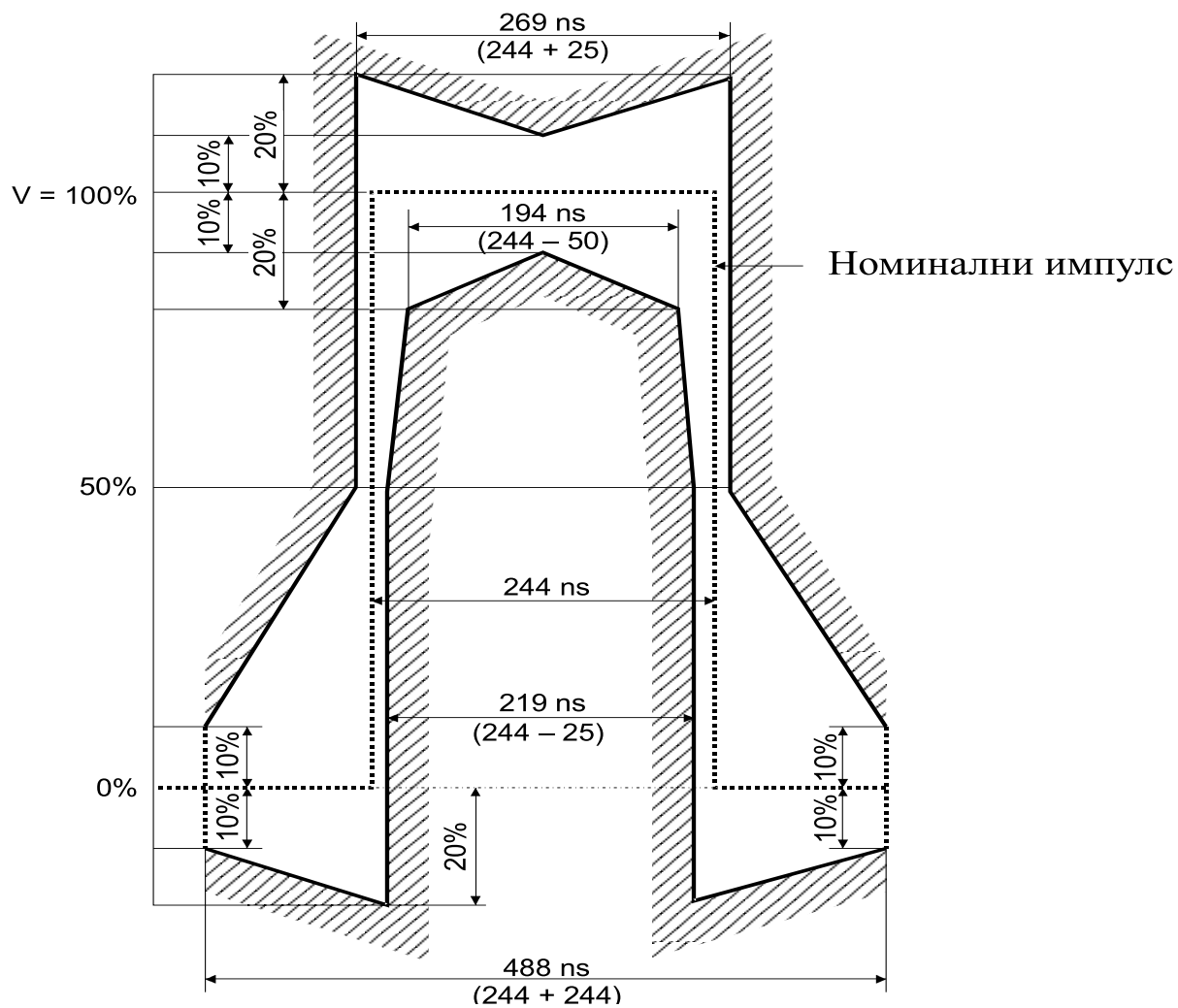
У складу са препоруком К20.

2 Карактеристике на излазном порту

Карактеристике сигнала на излазном порту су приказане у следећој табели (према ITU-T G.703, §6.2, табела 6.):

Облик импулса (номинално четвртка)	Валидни импулс је у габаритима прописаним на слици 1. без обзира на поларитет сигнала	
Тип прикључног кабла	Соахiал кабл	Симетрична парица
Импеданса	75 Ω резистивно	120 Ω резистивно
Номинални напон (импулс)	2.37 V	3 V
Номинални напон (пауза)	0 \pm 0.237V	0 \pm 0.3V
Номинална ширина импулса	244ns	
Однос амплитуде позитивног и негативног импулса на средини пулсног интервала	0.95 до 1.05	
Однос ширине позитивног и негативног импулса на половини номиналне амплитуде	0.95 до 1.05	
Максимални peak-to-peak jitter на излазном порту	1.5UI од 20Hz до 18kHz 0.2UI од 18Hz до 100kHz према препоруци ITU-T G.823, §2	

Табела 1: Карактеристике излазног порта



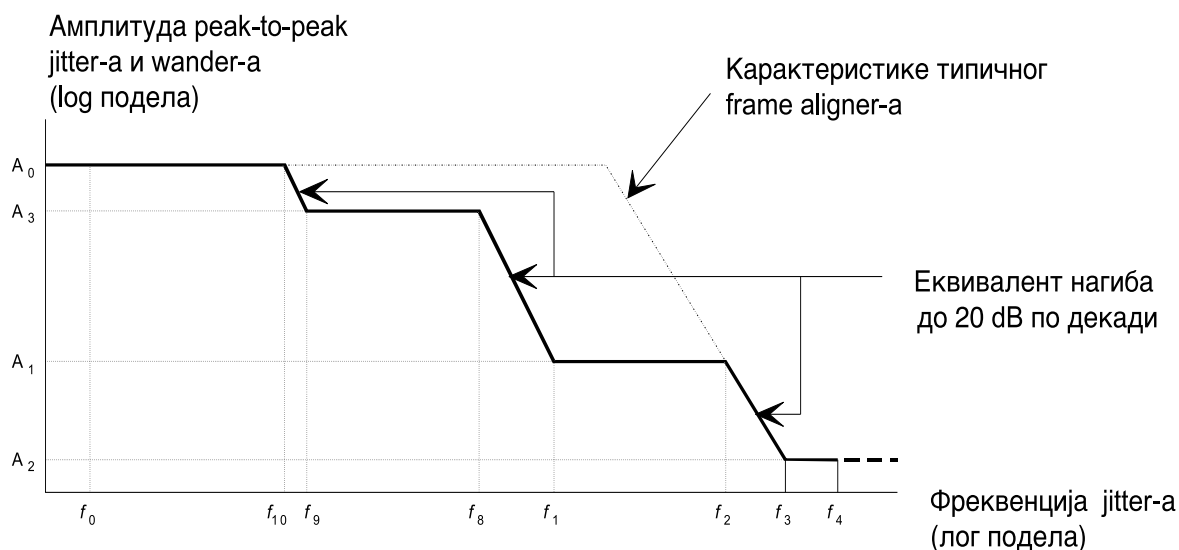
Слика 1: Облик импулса на А-интерфејсу

3 Карактеристике на улазном порту

Сигнал на улазу је модификован карактеристикама прикључног кабла. Може се претпо-ставити да слабљење кабла прати закон $f^{1/2}$ и да ће на учестаности од 1024КHz бити у опсегу од 0 до 6 до 6 dB (према ITU-T G.703,§6.3.1).

3.1 Максимални улазни џитер

Максимални улазни џитер који се може толерисати је приказан на следећем графику (према ITU-T G.823,§3):



Слика 2: Доња граница максималног jitter-а и wander-а на улазном порту

Карактеристичне вредности са графика су дате табеларно:

Peak-to-peak amplitude unit interval				Фреквенција								PSR тест signal
A_0	A_1	A_2	A_3	f_0	f_{10}	f_9	f_8	f_1	f_2	f_3	f_4	
36.9	18	1.5	0.2	1.2×10^{-5}	4.88×10^{-3}	0.01	1.667	20	2400	18000	100000	$2^{15}-1$

Табела 2: Параметри доње границе максималног џитера на улазном порту

3.2 Повратни губици на улазном порту

Повратни губици на улазном порту имају следеће минималне вредности (према ITU-T G.703, §6.3.3.):

Фреквентни опсег [kHz]	Повратни губици [dB]
51-102	12
102-2048	18
2048-3072	14

Табела 3: Повратни губици на улазном порту

3.3 Уземљавање спољашњем проводника (шилда)

Спољашњи проводник коаксијалног кабла (кошуљица) тј. симетричне парице (шилд) се уземљава на излазном порту. Остављена је могућност да се, по потреби, уземљавање може извршити и на пријемном порту (према ITU-T G.703, §6.4.)

4 Организација мултуплекса

4.1 Дужина рама

Дужина рама је 256 бита. Учестаност понављања рамова је 8000Hz. (према ITU-T G.704, §2.3.1)

4.2 Организација бита на позицијама 1,..., 8 унутар рама

Организација бита је приказана у следећој табели (према ITU-T G.704, §2.3.2):

Алтернативни рамови	1	2	3	4	5	6	7	8
Рам који садржи FAS сигнал	S_i	0	0	1	1	0	1	1
	Frame Alignment Signal							
Рам који не садржи FAS сигнал	S_i	1	A	S_{a4}	S_{a5}	S_{a6}	S_{a7}	S_{a8}

Табела 4: Организација бита 1, ..., 8 PCM рама

S_i бити су резервисани за међународну употребу. Један начин употребе ових бита је CRC-4 процедура. Уколико се ови бити не користе треба их фиксирати на ниво логичке јединице уколико линк прелази међународне границе. Уколико линк не прелази међу-



народне границе ови бити се могу користити на начин који је регулисан националним прописима.

А бит је Индикатор аларма удаљеној страни (Remote Alarm Indication – RAI bit). Поставља се на вредност логичке јединице уколико је линк у стању аларма (губитак синхронизације рама) тј. логичке нуле уколико линк није у стању аларма.

Бити $S_{a4} \dots S_{a8}$ могу имати једну од следећих намена:

- код специфичних поинт-поинт апликација у складу са ССИТТ препорукама у вези транскодера (G.761) за индикацију стања аларма
- S_{a4} бит може да се користи као message дата линк за потребе одржавања и мониторинга. Уколико се S_{a4} бити накнадно постављају тада се ова операција изводи тако да се не наруши CRC-4 процедура.
- $S_{a5} \dots S_{a7}$ бити се могу користити за националну употребу уколико нема потребе за специфичне поинт-поинт апликације
- S_{a4}, \dots, S_{a8} бити се постављају на вредност логичке јединице (уколико се не користе) на линковима који прелазе међународне границе

4.3 Опис CRC-4 процедуре на бит позицији 1 РСМ рама (према ИТУ-Т G.704, §2.3.3)

У случају да постоји потреба за додатном заштитом од симулације FAS сигнала, и/или где постоји потреба за додатним могућностима за error monitoring, бит 1 сваког рама се користи за cyclic redundancy check-4 (CRC-4) процедуру.

Опрема која има могућност да спороводи CRC-4 процедуру треба да буде способна да обавља саобраћај са другом опремом без обзира да ли она може или не да обавља CRC-4 процедуру. Ова функција може да се обавља било аутоматски, било ручно:

- код ручног рада потребно је да постоји могућност да се CRC-4 бити могу поставити на вредност логичке јединице

- код аутоматског рада ова функција се односи на могућност да се било са вишег нивоа захтева рад са опремом без CRC -4 процедуре било да се кроз модификовани CRC-4 алгоритам дође у стање рада са опремом која нема могућност рада са CRC -4 процедуром.



4.3.1 Опис CRC-4 мултирама

У наредној табели је приказан CRC-4 мултирам.

	Под мултирам	Број рама	Бити 1...8 рама							
			1	2	3	4	5	6	7	8
Multiram	1	0	C_1	0	0	1	1	0	1	1
		1	0	1	A	S_{a4}	S_{a5}	S_{a6}	S_{a7}	S_{a8}
		2	C_2	0	0	1	1	0	1	1
		3	0	1	A	S_{a4}	S_{a5}	S_{a6}	S_{a7}	S_{a8}
		4	C_3	0	0	1	1	0	1	1
		5	1	1	A	S_{a4}	S_{a5}	S_{a6}	S_{a7}	S_{a8}
		6	C_4	0	0	1	1	0	1	1
		7	0	1	A	S_{a4}	S_{a5}	S_{a6}	S_{a7}	S_{a8}
	2	8	C_1	0	0	1	1	0	1	1
		9	1	1	A	S_{a4}	S_{a5}	S_{a6}	S_{a7}	S_{a8}
		10	C_2	0	0	1	1	0	1	1
		11	1	1	A	S_{a4}	S_{a5}	S_{a6}	S_{a7}	S_{a8}
		12	C_3	0	0	1	1	0	1	1
		13	E	1	A	S_{a4}	S_{a5}	S_{a6}	S_{a7}	S_{a8}
		14	C_4	0	0	1	1	0	1	1
		15	E	1	A	S_{a4}	S_{a5}	S_{a6}	S_{a7}	S_{a8}

Табела 5: CRC-4 мултирам

C_1, \dots, C_4 бити представљају CRC-4 бите. E бити су CRC-4 error indications бити.

Сваки CRC-4 мултирам је подељен на 16 рамова који су обележени редним бројевима 0, ..., 15. Ови 16 рамова су подељени у два подмултирама са по 8 рамова сваки. Један подмултирам има величину CRC-4 блока (2048 бита).

4.3.2 Употреба бита 1 у раму

У оним рамовима у којима се налази FAS сигнал бити са редним бројем 1 се користе за пренос CRC-4 бита (C_1, \dots, C_4). Постоје 4 CRC-4 бита у сваком подмултираму.

У оним рамовима у којима се не налази FAS сигнал бити са редним бројем 1 се користе за пренос 6-битног CRC-4 MFAS сигнала (мултифраме алигмент сигнал) који има вредност 001011. Овим битима се такође преносе два CRC-4 error indication бита.

E бити треба да се поставе на вредност 0 све док се базна синхронизација рама, као и синхронизација CRC-4 мултирама, не заврше. E бити се користе за индикацију погрешно примљених CRC-4 подмултирамова тако што се за сваки погрешно примљени подмултирам поставља одговарајући E бит са вредности логичке јединице на вредност логичке

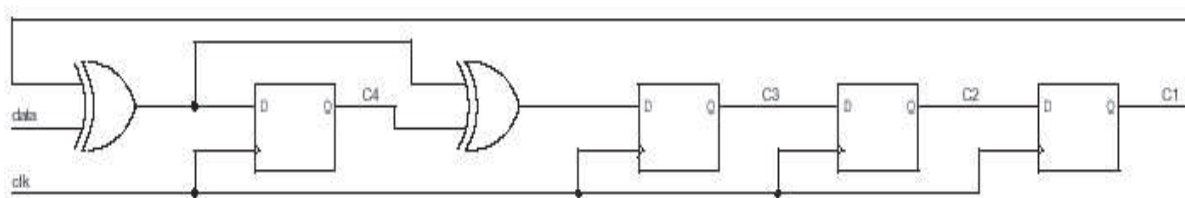
нуле. Свако кашњење између детекције погрешно примљеног подмултирама и постављања одговарајућег Е-бита на вредност логичке јединице треба да буде краће од 1s.

Е бити се увек узимају у разматрање, чак иако је примљени подмултирам погрешан, јер је мала вероватноћа да су и сами Е бити погрешни.

Уколико се на удаљеној страни налази опрема која не користи Е бите тада је потребно да се постоји могућност да се Е бити могу ручно поставити на вредност логичке јединице.

4.3.3 CRC

CRC бити се генеришу колом са следеће слике (према ITU-T G.704, §2.3.3.5.):



Слика 3: Генерисање CRC-4 бита

4.3.3.1. Кодовање

Кодовање се обавља на следећи начин (према ITU-T G.704, §2.3.3.5.2.):

- бити C_1, \dots, C_4 у подмултираму се поставе да имају вредност логичке нуле.
- сви бити подмултирама се пропусте кроз коло са претходне слике
- када се последњи бит подмултирама пропусти упише у при FF кола са претходне слике добију се бити C_1, \dots, C_4 који се убацују на договарајуће позиције у наредном CRC-4 подмултираму.

4.3.3.2. Декодовање

Декодовање се обавља на следећи начин (према ITU-T G.704, §2.3.3.5.3.):

- примљени CRC-4 подмултирама се пропушта кроз коло са претходне слике тако што се CRC-4 бити прво издвоје и замене нулама.

- Након што се последњи бит CRC-4 подмултирама упише у први FF кола са претходне слике добијају се бити C_1, \dots, C_4 који се пореде са CRC-4 битима који се добијају издвајањем из наредног CRC-4 подмултирама.

- Уколико су CRC-4 бити идентични сматра се да је примљени CRC-4 подмултирама без грешке.

5 Синхронизација рама и CRC-4 процедура

5.1 Губитак и повратак синхронизације рама

5.1.1 Губитак синхронизације рама (према ITU-T G.706, §4.1.1.)

Сматра се да је синхронизација рама изгубљена након што се приме три узастопна некоректна FAS сигнала.

Такође се сматра да је изгубљена синхронизација рама уколико се три узастопна бита 2 у рамовима који не садрже FAS сигнал приме погрешно.

Уколико поступак CRC-4 мултирама синхронизације не успе да се заврши унутар прописаних временских габарита сматра се да је изгубљена синхронизација рама.

5.1.2 Стратегија за повратак синхронизације рама (према ITU-T G.706, §4.1.2.)

Сматра се да је синхронизација рама поновно успостављена након што се прође следећа процедура:

- по први пут се пронађе коректан FAS сигнал у раму n

- у раму $(n+1)$ се верификује одсуство FAS сигнала тако што се провери да бит 2 има вредност 1

- у раму $(n+2)$ се пронађе коректан FAS сигнал

Да би се избегла ситуација у којој је немогућа синхронизација због случајног садржаја који је исти као и FAS сигнал потребно је да поновна потрага за валидним FAS сигналом стартује у раму $n+2$.

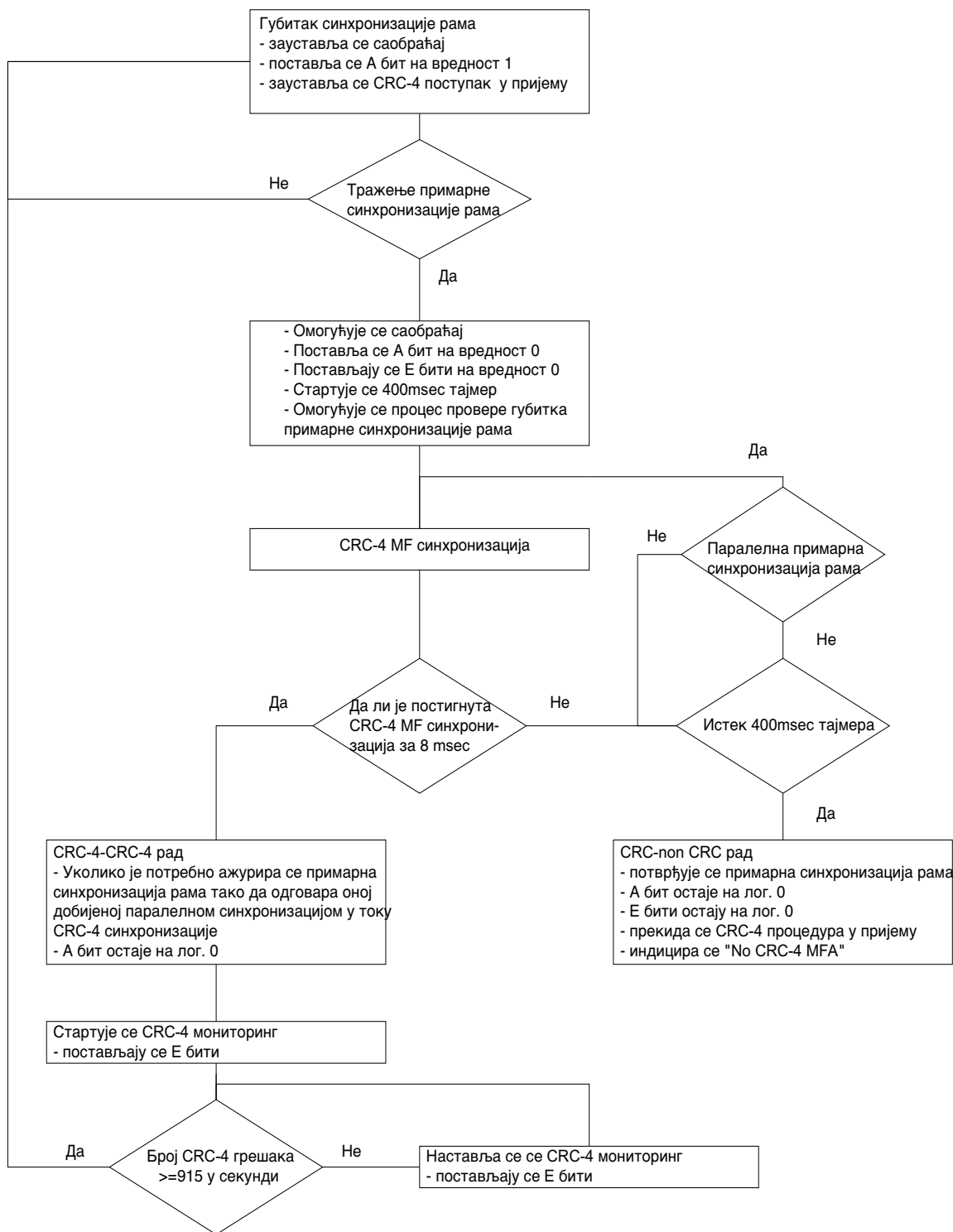
5.2 CRC-4 мултирам синхронизација коришћењем бита 1 (према ITU-T G.706, §4.2.)

Сматра се да је постигнута CRC-4 синхронизација уколико се у у бар мултирама нађе валидан CRC-4 MFAS сигнал унутар временског интервала од максимално 8ms при чему је размак између CRC-4 мултирамова 2ms или целобројни умножак овог интервала.

Потрага за CRC-4 MFAS сигналом треба да стартује у раму који не садржи FAS сигнал. Уколико се не постигне CRC-4 синхронизација унутар временског интервала од 8ms сматра се да је то због садржаја који је идентичан MFAS сигналу и стартује се наредна потрага. Уколико се у временском интервалу од 100-500ms не постигне CRC-4 синхронизација спроводи се исти поступак као код губитка синхронизације рама.

5.2.1 Рад са опремом која не подржава CRC-4 процедуру (према ITU-T G.706, Annex B)

Примењује се модификовани алгоритам CRC-4 синхронизације приказан на слици 8.



Слика 4: *Modifikovani algoritam CRC-4 sinhronizacije*

6 Структура рама са каналима различитих брзина при брзини мултиплекса од 2048Kbit/s

6.1 Интерфејс са 64Kbit/s каналима

6.1.1 Структура рама (према ИТУ-Т G.704, §5.1.)

У сваком 64Kbit/s каналском временском слоту има 8 бита који су нумерисани од 1 до 8. У сваком раму има 32 64Kbit/s каналска интервала тј. укупно 256 бита.

Канал 0 се користи на начин који је наведен у глави 4.

Сваки од канала 1,..., 15 и 17,..., 31 носи РСМ кодоване одбирке сигнала из говорног опсега. Канал 16 се користи за сигнализацију. Уколико нема потребе за сигнализацијом тада се канал 16 може користити на исти начин као и канали 1,..., 15 и 17,..., 31.

6.1.2 Сигнализација

Канал 16 може да се користи за CCS или CAS сигнализацију.

6.1.3 CCS сигнализација

Канал 16 се користи за комуникацију брзинама све до 64Kbit/s

6.1.4 CAS сигнализација

У овом случају постоји организација рамова у мултирамове како је то већ објашњено у глави 4. Бити 1,...,4 каналског интервала у раму 0 мултирама имају вредност нула и користе се за синхронизацију мултирама.

У следећој табели је приказана бит алокација каналског интервала 16 за потребе CAS сигнализације.

Канал 16 рам 0	Канал 16 рам 1		Канал 16 рам 2		Канал 16 рам 3		...	Канал 16 рам 15	
0000хухх	abcd кан 1	abcd кан 17	abcd кан 2	abcd кан 18	abcd кан 3	abcd кан 19	...	abcd кан 15	abcd кан 31

Табела 6: Алокација бита канала 16

6.2 Интерфејс са $n \times 64\text{Kbit/s}$ каналима (према ITU-T G.704, §5.2.)

6.2.1 Организација канала 0

Организација канала 0 је истоветна оној која је поменута у 4.2.

6.2.2 Организација канала 16

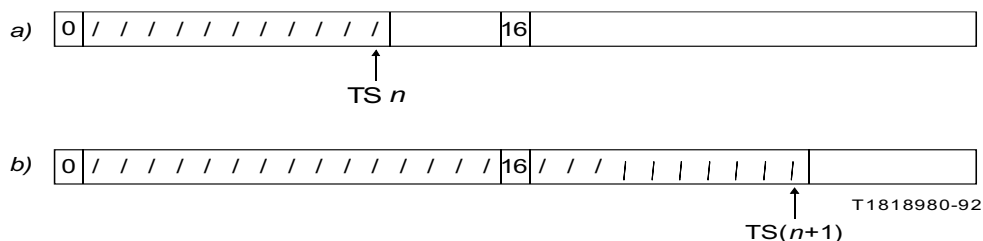
Канал 16 се резервише за потребе сигнализације, уколико је то потребно.

6.2.3 Организација осталих канала

Ако је $2 \leq n \leq 15$, TS_1 до TS_n се пуне са $n \times 64\text{Kbit/s}$ подацима.

Ако је $15 < n \leq 30$, TS_1 до TS_{15} и TS_{17} до $TS_{(n=1)}$ се пуне са $n \times 64\text{Kbit/s}$ подацима.

Остали канали се пуне са логичким "јединицама".



Слика 5: Организација рама са једним $n \times 64\text{Kbit/s}$ сигналом

6.3 Интерфејс са једним или више $n \times 64\text{Kbit/s}$ сигналама на страни мултиплексног сигнала

За било који $n \times 64\text{Kbit/s}$ сигнал, 2048Kbit/s рам се пуни на следећи начин:

6.3.1 Организација канала 0

Организација канала 0 је истоветна оној која је поменута у 4.2.

6.3.2 Организација канала 16

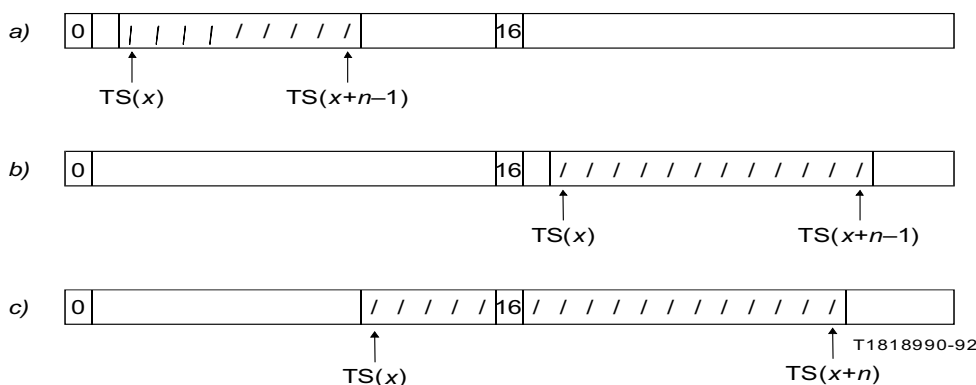
Канал 16 се резервише за потребе сигнализације, уколико је то потребно.

6.3.3 Организација осталих канала

TS(x) је временски слот у који се пакује први временски слот од од n x 64Kbit/s сигнала.

Ако је $x \leq 15$ и $x+n-1 \leq 15$, или ако је $x \geq 17$ и $x+n-1 \leq 31$ тада је организација рама приказана на сликама 10.а. и 10.б.

Ако је $x+n-1 \geq 16$ тада је пуњење временских слотова од TS(x) до TS(15) и TS(17) до TS(x+n) приказано на слици 10.с.



Слика 6: Организација рама са једним или више n x 64Kbit/s сигнала

7 Губитак и успостављање поравнања мултирама у случају CAS сигнализације

Сматра се да је изгубљено поравнање мултирама уколико се два узастопна сигнала поравнања мултирама приме са грешком.

Сматра се да је успостављено поравнање мултирама када се прими први исправан сигнал поравнања мултирама.

Да би се избегло погрешно поравнање мултирама потребно је да се спроведу следеће процедуре:

- сматра се да је изгубљено поравнање мултирама уколико се у току једног или два мултирама приме сви 16-ти канали са свим битима на нивоу логичке нуле.

- сматра се да је успостављено поравнање мултирама уколико је бар један бит на нивоу логичке јединице у каналу 16 у раму који претходи раму у коме је прво детектован исправан сигнал поравнања мултирама.